

digitale Strom- und Spannungsanzeige mit preiswerten DVM-Modulen nicht verzichtet werden. Zu einem solchen Konzept gehört natürlich die Verwendung von Standardbauteilen. Bis auf zwei etwas "modernere" Leistungs-FETs und ein paar 1-%-Widerstände könnte wirklich fast alles zum Inhalt der durchschnittlichen Elektronik-Bastelkiste gezählt werden. Je nach Bedarf läßt sich das Netzteil in einer 1-A- oder einer 2-A-Version aufbauen.

AUSLEGUNG

Einfach und übersichtlich - so ist auch der Schaltplan in Bild 1. Die vom 24-V-Trafo gelieferte Wechselspannung wird auf die übliche Weise gleichgerichtet (Spannung ++) und durch die beiden parallelgeschalteten Power-FETs T1 und T2 geregelt. Die FETs liegen dabei zwischen der negativen Ausgangsklemme und Masse. Die FETs werden durch zwei mit Opamps bestückte Regelschaltungen angesteuert, die die Ausgangsspannung bzw. den Ausgangsstrom fortlaufend mit einem über Potis eingestellten Sollwert vergleichen. Das ist im Prinzip auch schon alles.

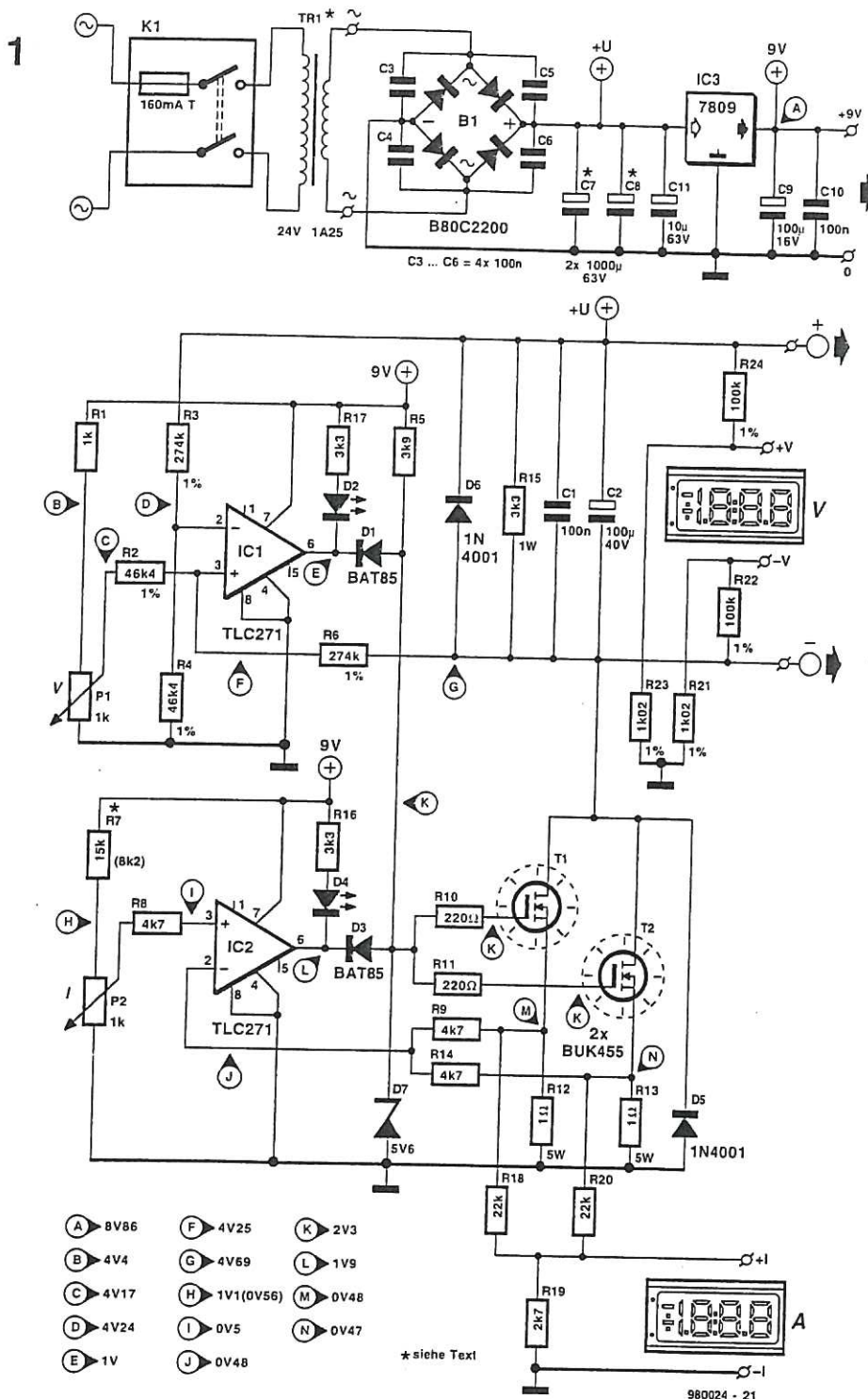
Die praktische Ausführung bietet im Detail allerdings schon die eine oder andere Besonderheit. So sind die FETs zum Beispiel im Gegensatz zu den sonst üblichen Lösungen nicht als Sourcefolger geschaltet. Dadurch läßt sich eine zusätzliche Betriebsspannung einsparen. Die Spannung am Gate muß nämlich um maximal etwa 6 V höher sein als die an der Source. Bei der hier gewählten Lösung ist das einfach dadurch gegeben, daß das Gate bezogen auf die interne Masse des Netzteils gesteuert werden kann (und nicht wie sonst üblich bezogen auf die positive Versorgungsspannung). Weiter fällt auf, daß mit einem 7809 (IC3) eine Hilfsspannung für die Regelung erzeugt wird, die gleichzeitig auch als Referenzspannung dient. Die Sollwerteinstellung für die Spannung erfolgt mit P1, die für die Strombegrenzung mit P2. Auch die Opamps IC1 und IC2 werden mit der von IC3 auf +9 V geregelten Spannung versorgt.

Spannungsregelung

Wie zu sehen ist, ist die Schaltung so konzipiert, daß die über C2 liegende Spannung "schwebt", d.h., auf einer Seite an der unstabilierten Spannung liegt.

Die Minus-Klemme des Ausgangs ist mit den Drainanschlüssen der Leistungs-FETs T1 und T2 verbunden. Die Referenzspannung am Eingang der Spannungsregelung ist aber mit Masse der Schaltung verbunden, weshalb die Eingänge des Opamps IC1 mit R3/R4 und R2/R6 beschaltet sind. Über diese Widerstände wird die Aus-

Bild 1. Schaltplan des Netzteils. P1 stellt die Spannung und P2 die Strombegrenzung ein. An die Punkte +V/-V und +I/-I können Einbauminstrumente zur Spannungs- und Stromanzeige angeschlossen werden.



gangsspannung mit dem an P1 eingestellten Sollwert verglichen. Da die Widerstandswerte gut übereinstimmen sollen, wird für diese Widerstände die geringe Toleranz von 1 % in der Stückliste spezifiziert.

Die Differenzspannung am Ausgang von IC1 regelt über D1 die Gatespannung der FETs. Normalerweise werden beide FETs über R5 immer aufgesteuert. Eine Verringerung der Aussteuerung erfolgt durch die

Spannungsregelung oder durch die Stromregelung. D7 wurde hinzugefügt, um den Maximalwert der Gatespannung zu begrenzen. Dadurch verkürzt sich die Reaktionszeit, wenn die FETs sich im aufgesteuerten Zustand befinden. R10 und R11 reduzieren die Schwingneigung der Schaltung.

STROMREGELUNG

Die Steuerung des Ausgangsstroms erfolgt auf die vertraute Weise durch